



# Universidad Nacional de San Luis

Facultad de Ciencias Físico, Matemáticas y Naturales

Ingeniería Electrónica con Orientación en sistemas digitales



## Proyecto Final de Carrera:

*“ Sistema en Chip reconfigurable para pruebas de decisores multicriterios utilizados en reconfiguración dinámica ”*

**Autor:**

Claudio Javier Oviedo

**Director:**

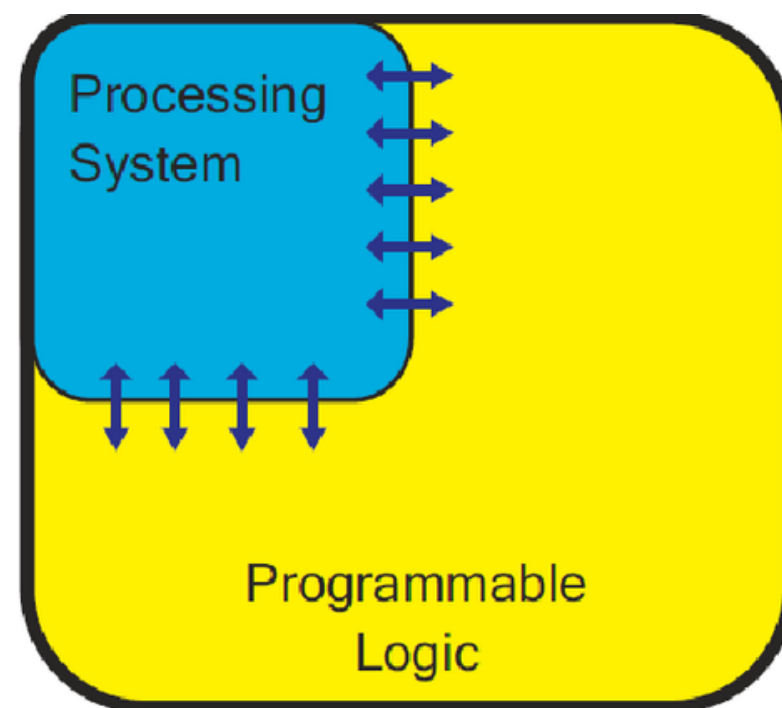
Esp. Ing. Alejandro Nuñez Manquez

# Sistema en chip (SoC)



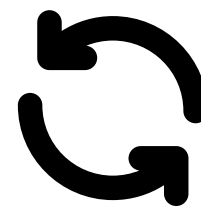
**Comprime todos los componentes necesarios del sistema en una sola pieza de silicio (Chip).**

# SoC reconfigurable (RSoC)

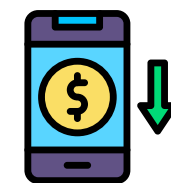


**Es un sistema en chip al cual se le suma lógica programable.**

## Ventajas:



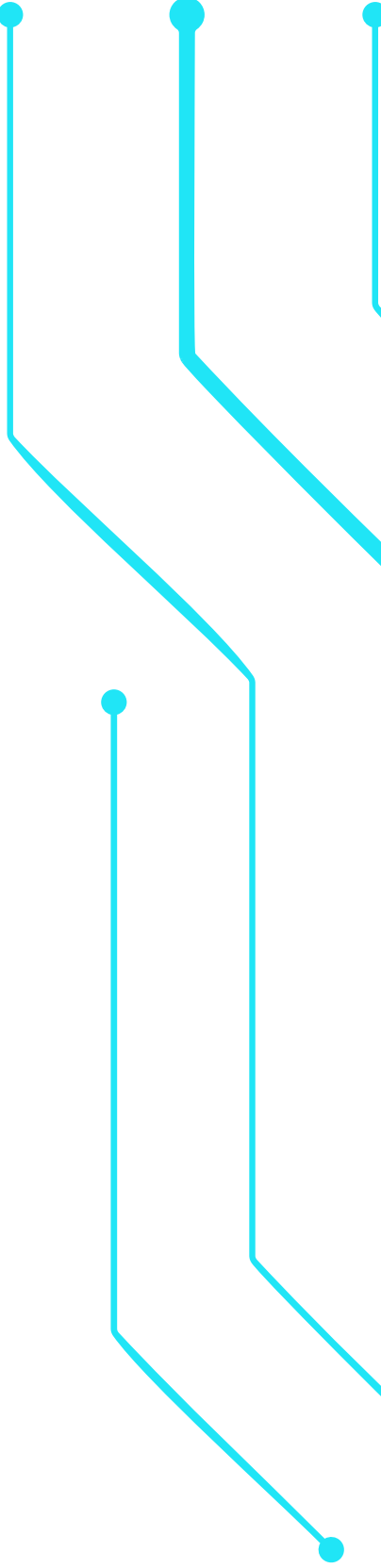
REPROGRAMABLES



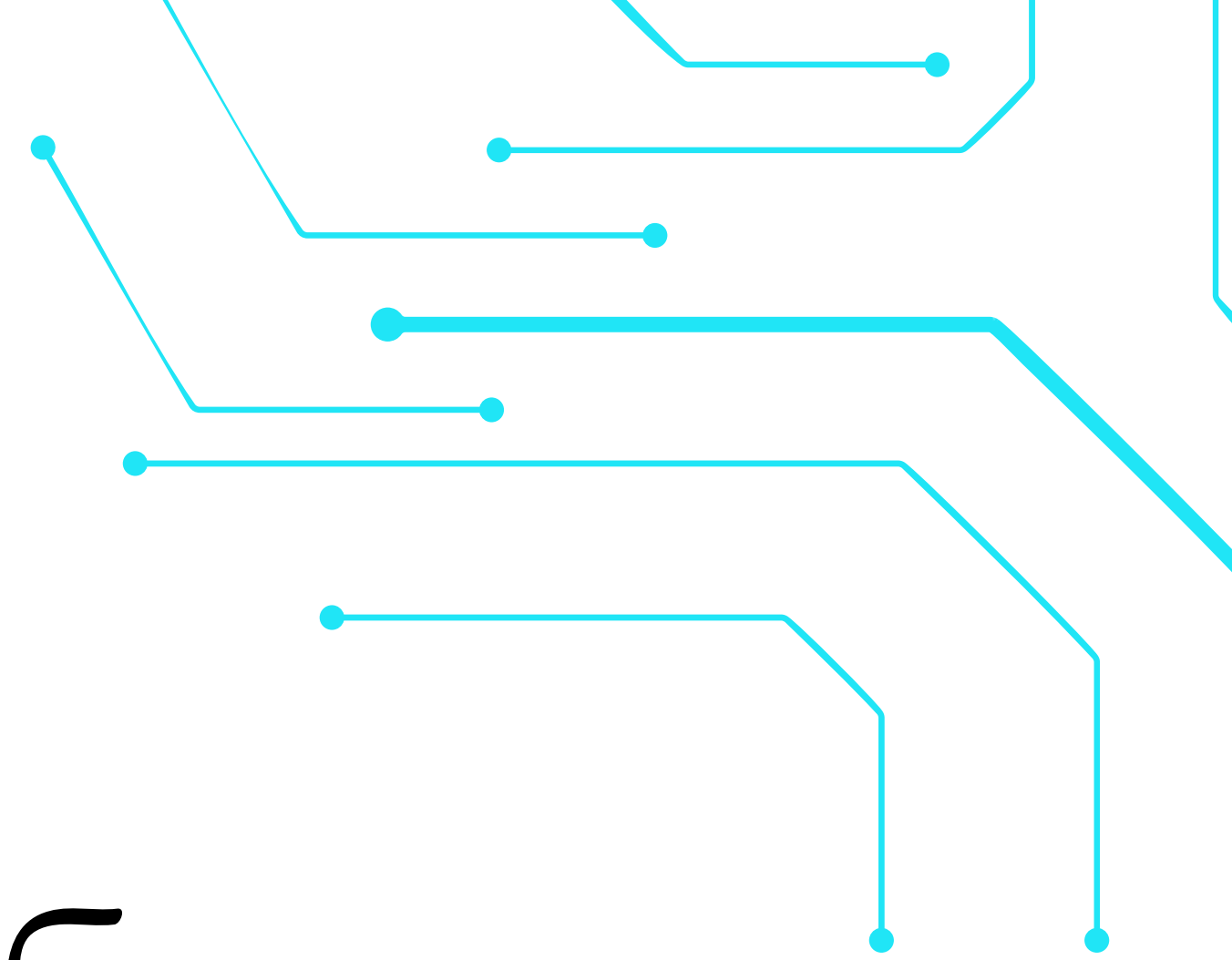
COSTOS DE DESARROLLO Y ADQUISICIÓN BAJOS



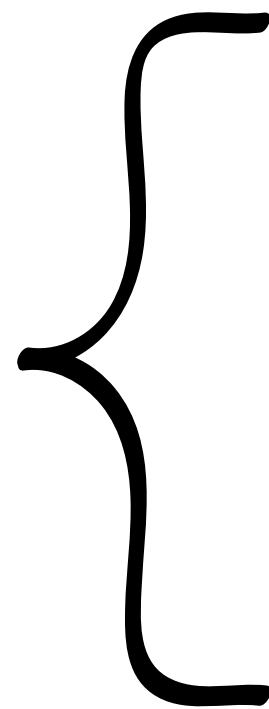
TIEMPO DE DISEÑO Y DESARROLLO MENOR



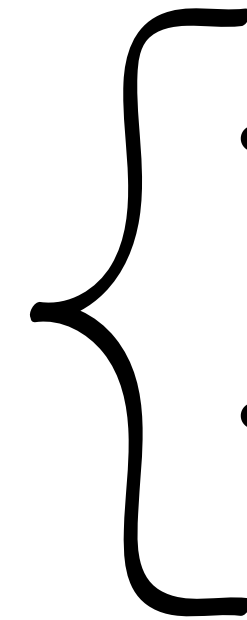
# ¿Cómo se reconfigura?



Modos de reconfiguración

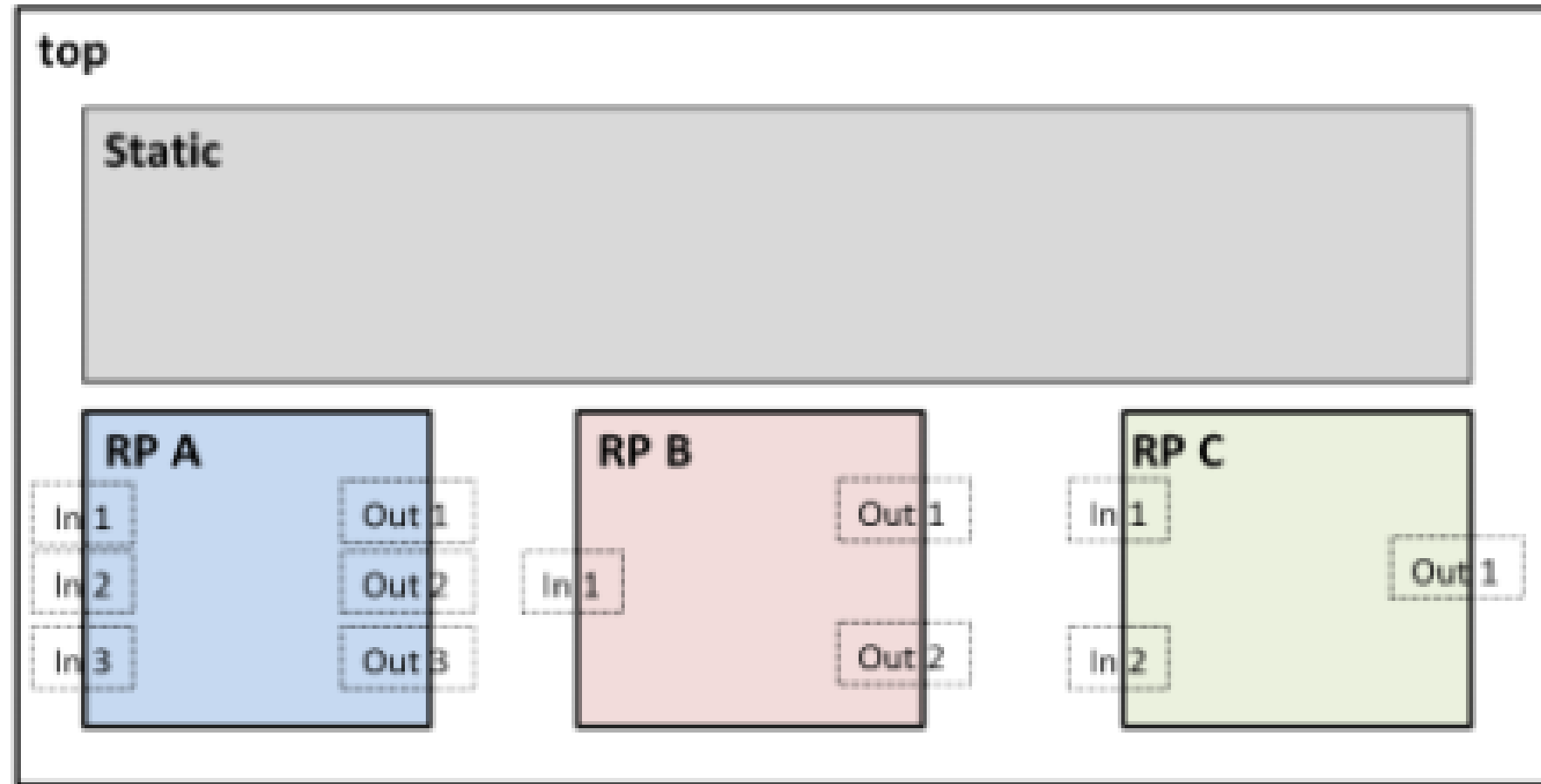


- Reconfiguración Total
- Reconfiguración Parcial

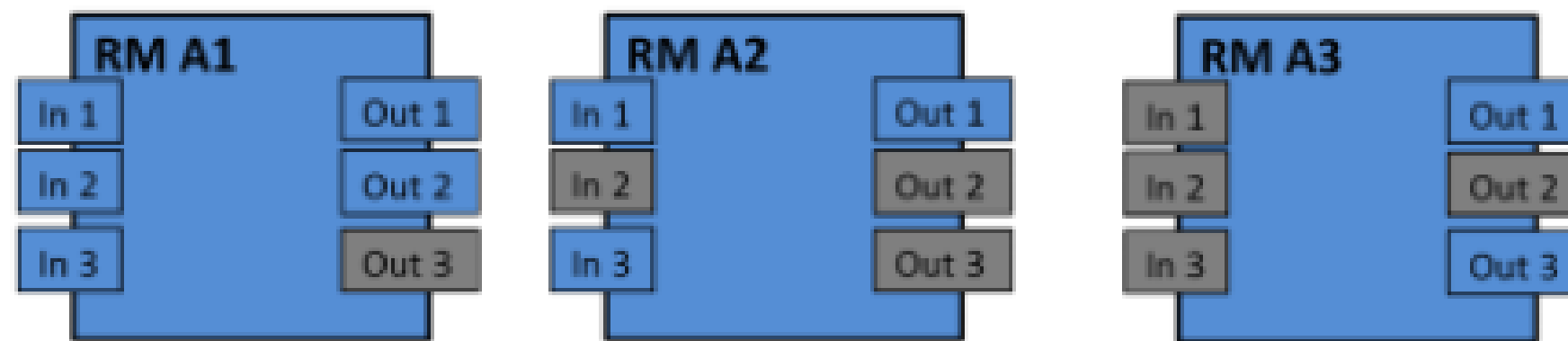


- Parcial Estática
- Parcial Dinámica

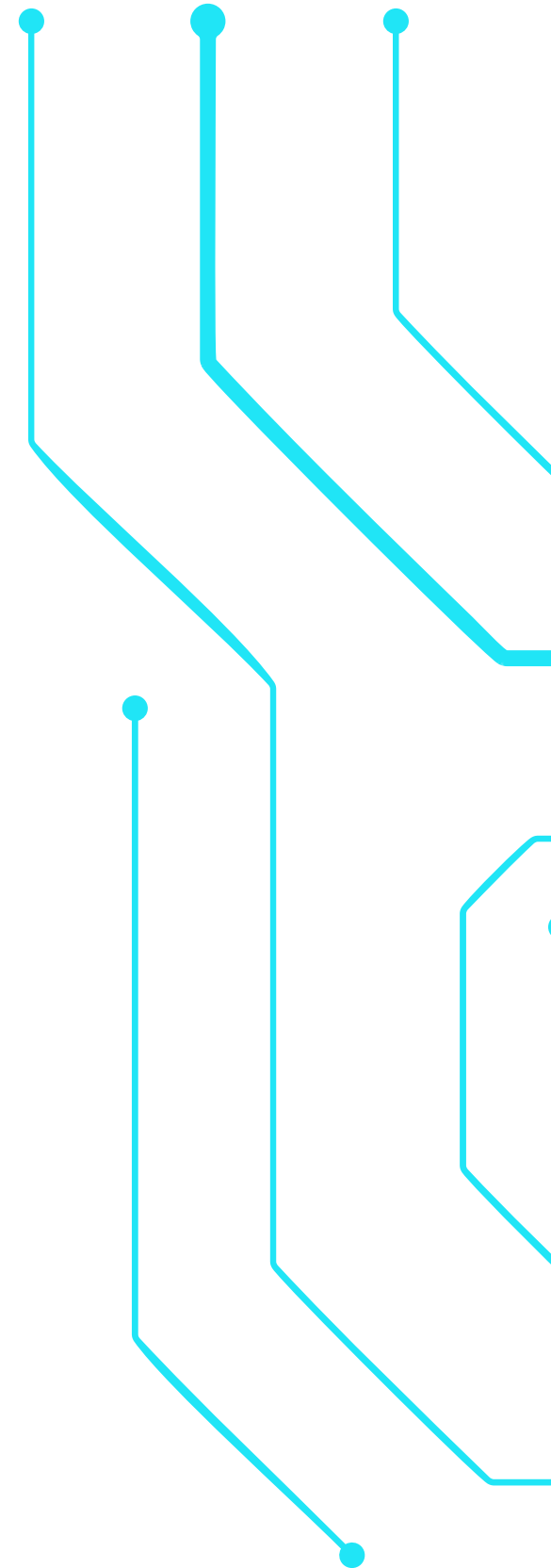
# Particiones y áreas reconfigurables



## Objetos Hardware o módulos



EN EL DISEÑO DE RSOC SE DEBEN CONTEMPLAR LAS ADRS Y LOS DISTINTOS OBJETOS HARDWARE.

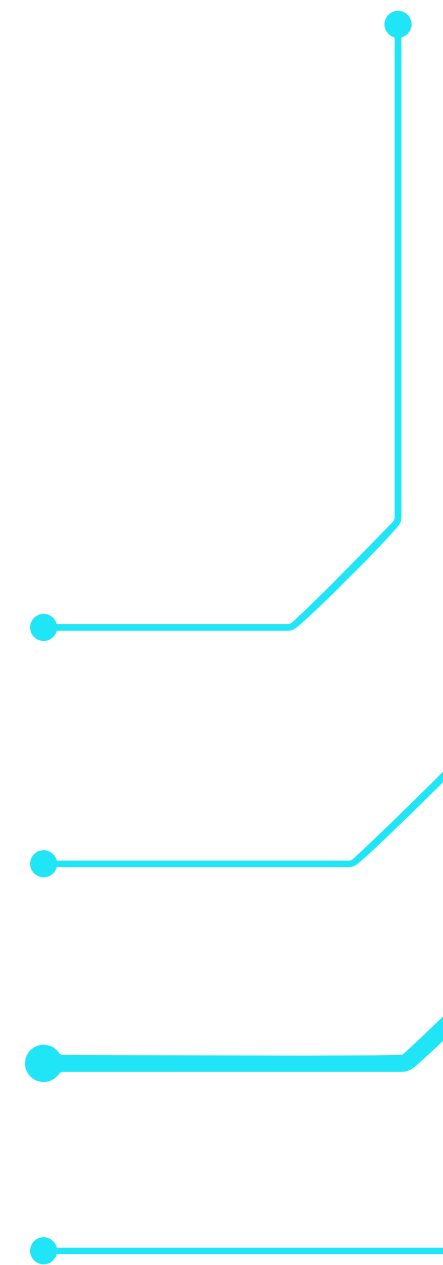


# Métodos multicriterio

Es un conjunto de técnicas y procedimientos utilizados para evaluar, comparar y seleccionar entre diferentes alternativas teniendo en cuenta múltiples criterios.

Ej: planificar un viaje.

- Ruta más corta.
- Ruta más rápida.
- Ruta descongestionada.
- Paisaje.
- Peajes
- Etc.



# Sistema propuesto

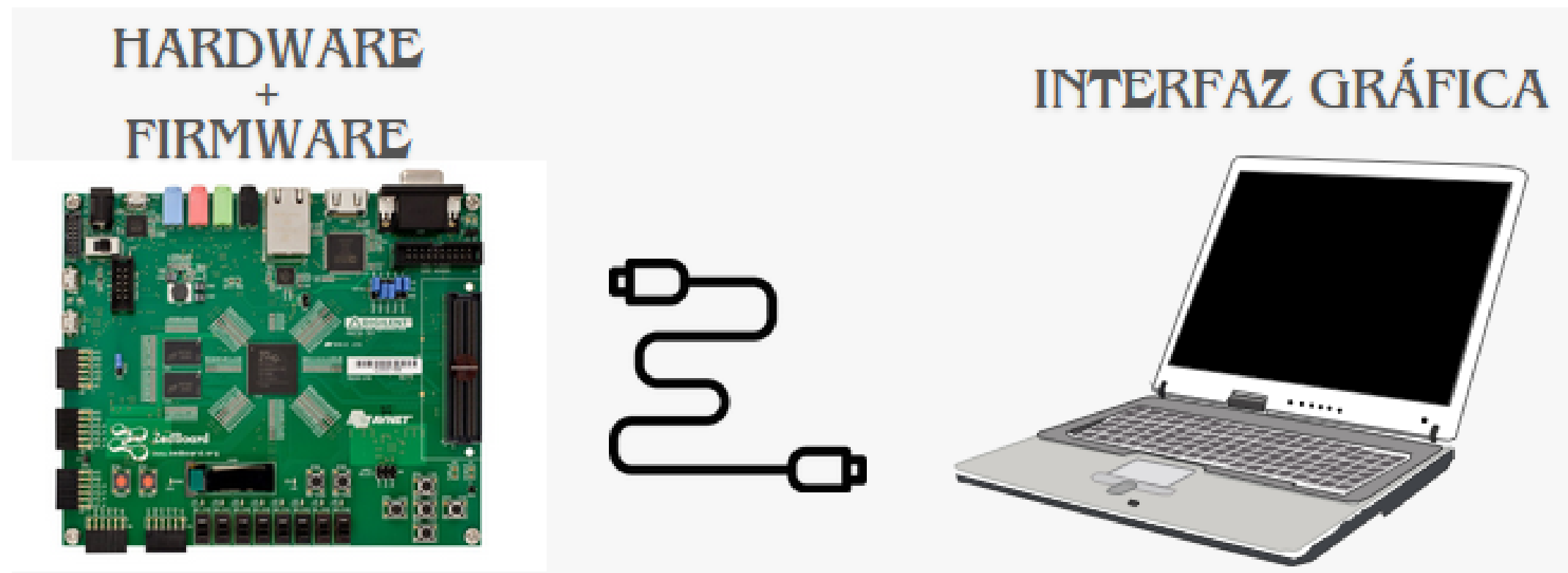


## Sistema propuesto

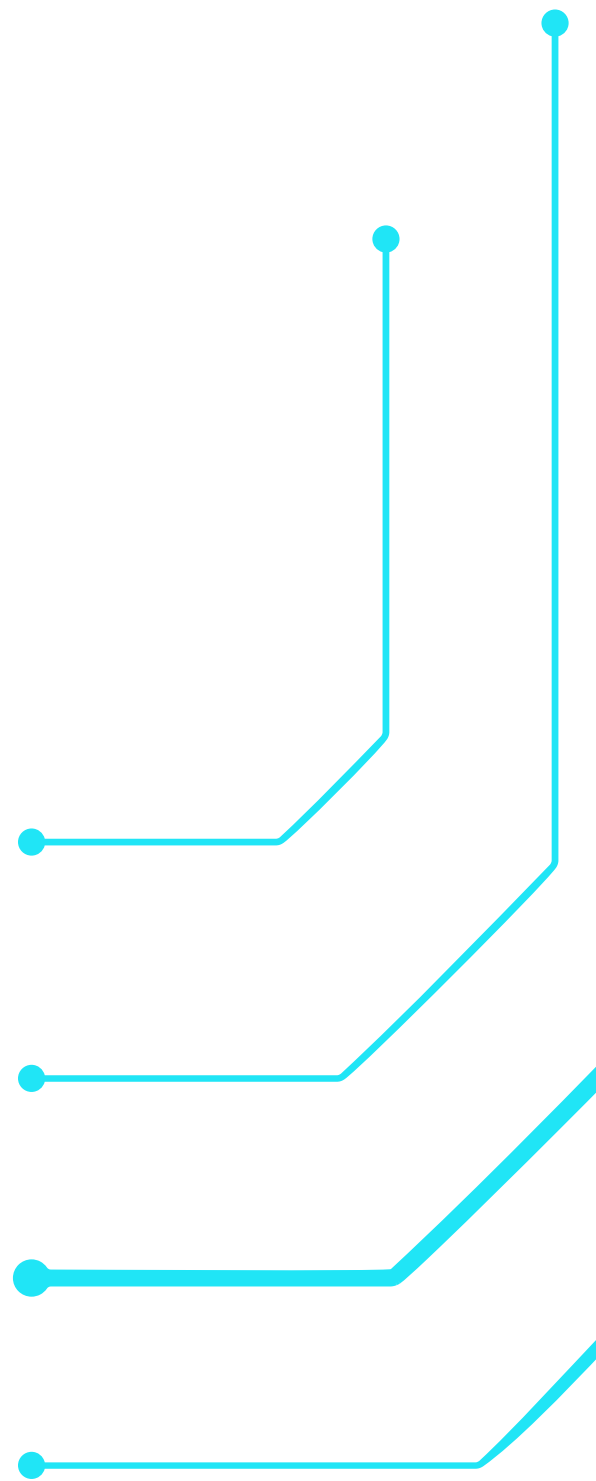
*Banco de pruebas de decisores multicriterios utilizados en reconfiguración dinámica.*

El sistema propuesto está compuesto de tres partes bien diferenciadas:

- Hardware del sistema.
- Firmware del sistema.
- Interfaz gráfica.



**PLACA DE DESARROLLO= RSOC + PERIFÉRICOS**



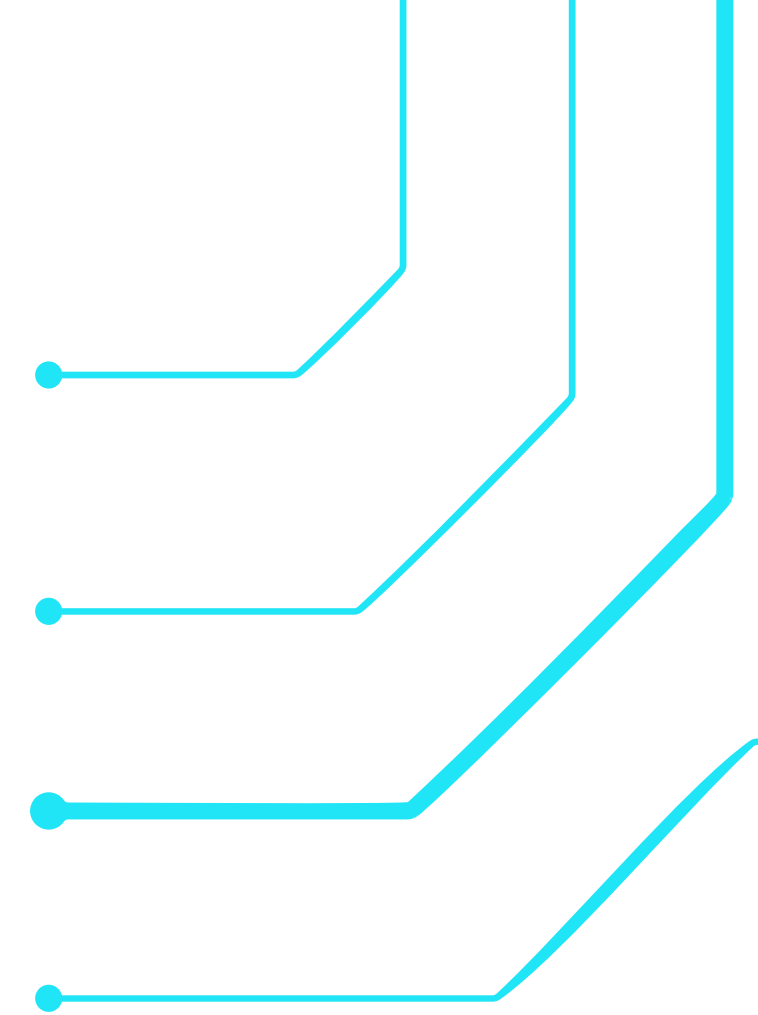
# Lógica del sistema

El sistema contiene:

- 4 ADRs y 6 tipos de OH

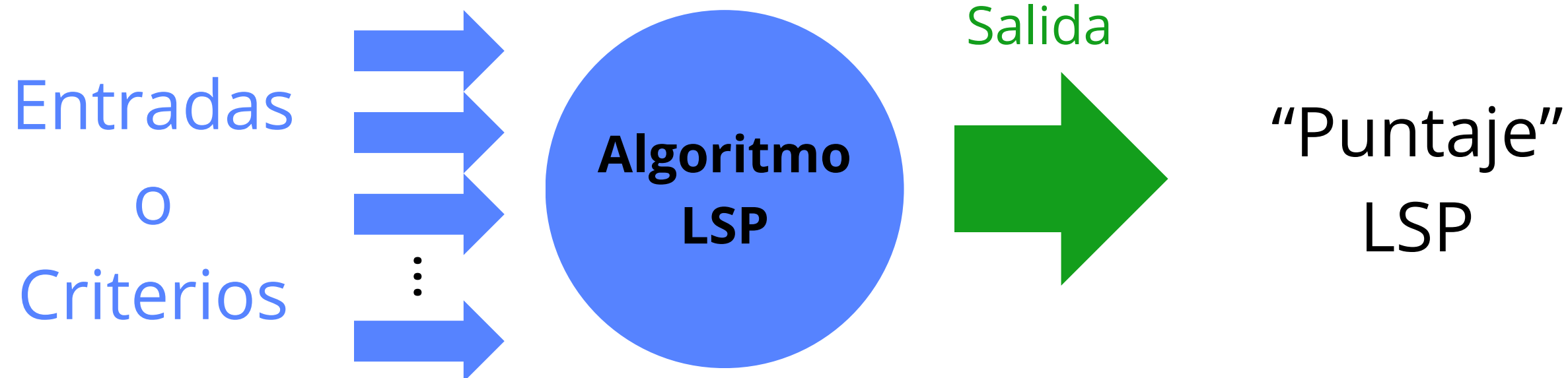
Restricciones

## Representación gráfica

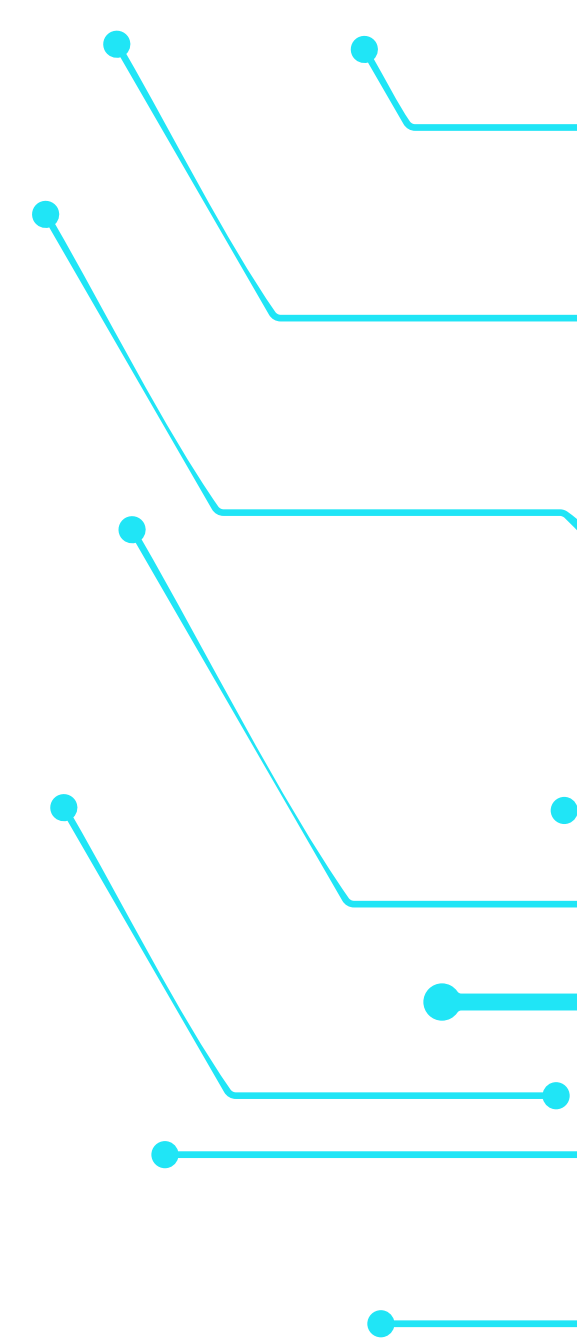
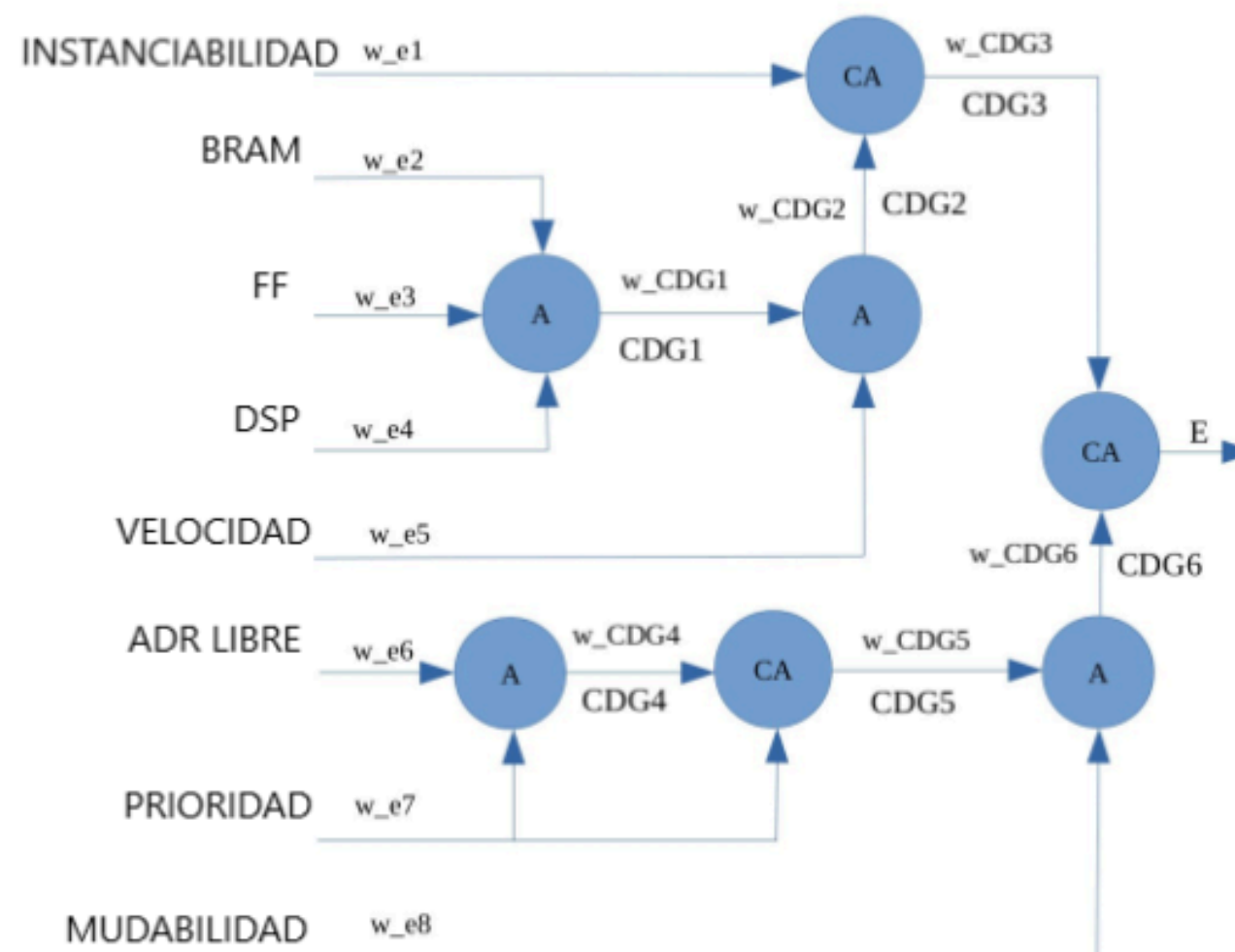
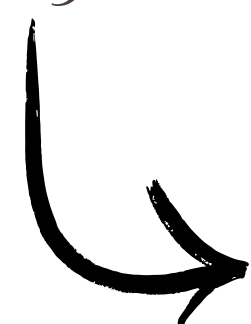




# El método LSP



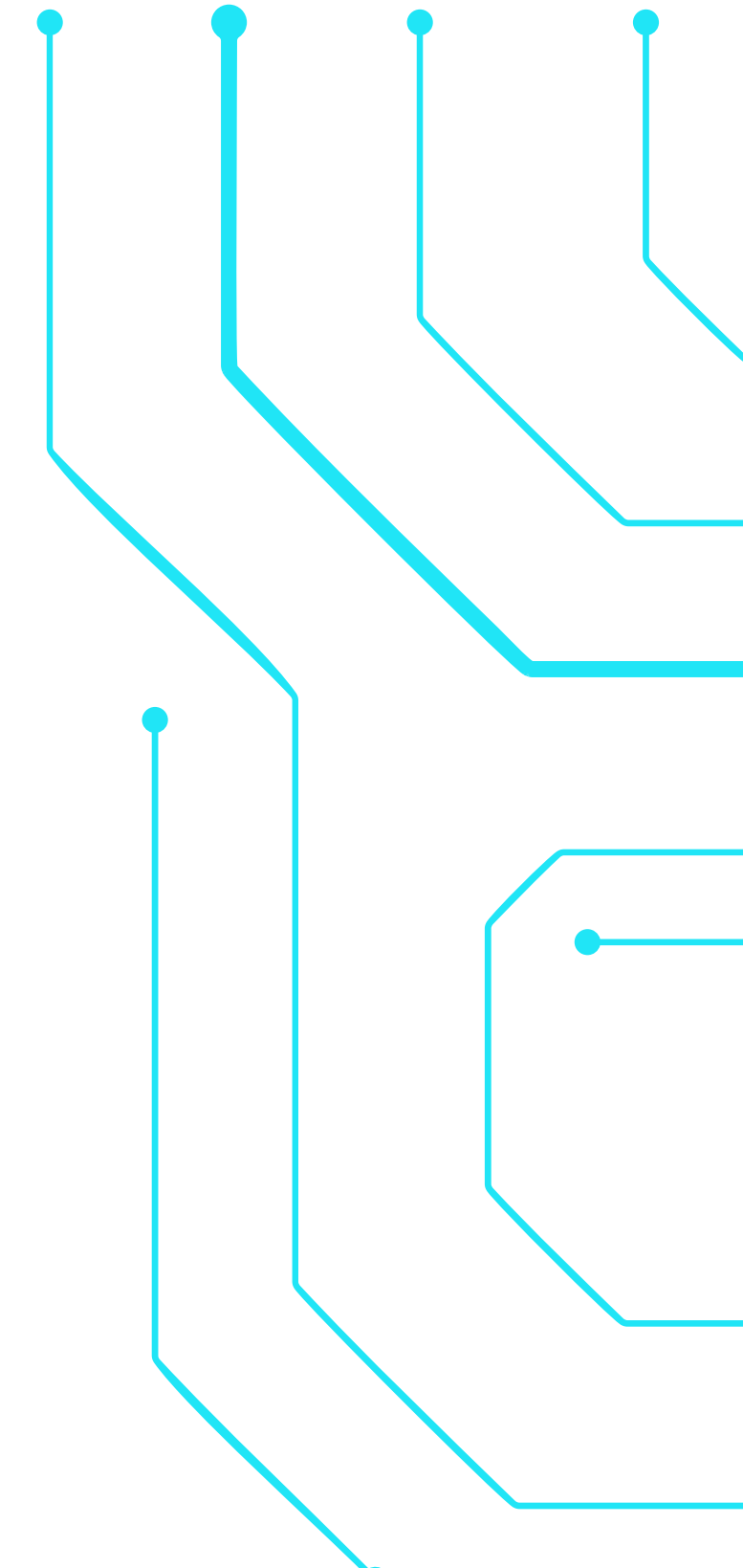
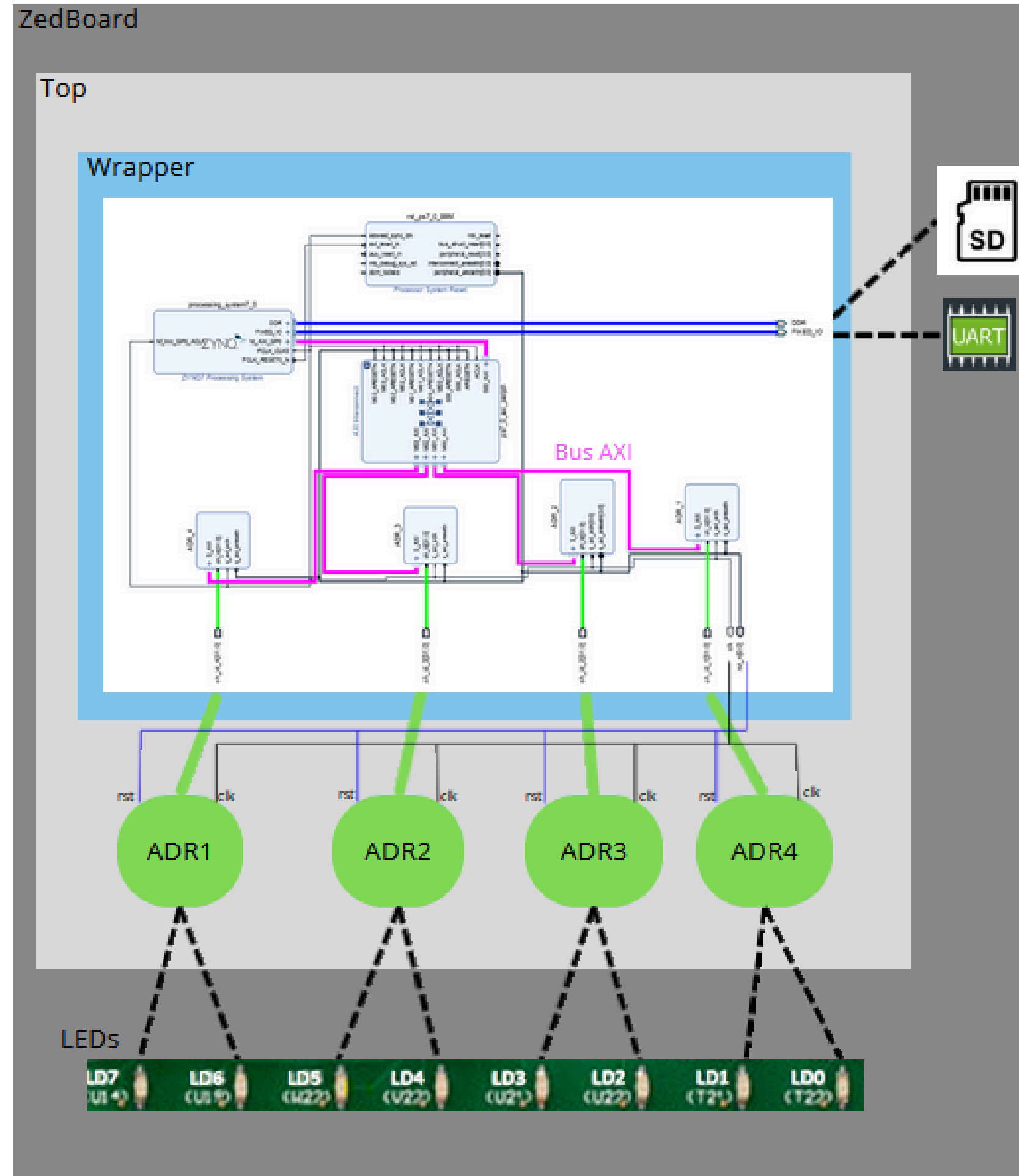
“Implementación del método multicriterio LSP en sistemas dinámicamente reconfigurables”



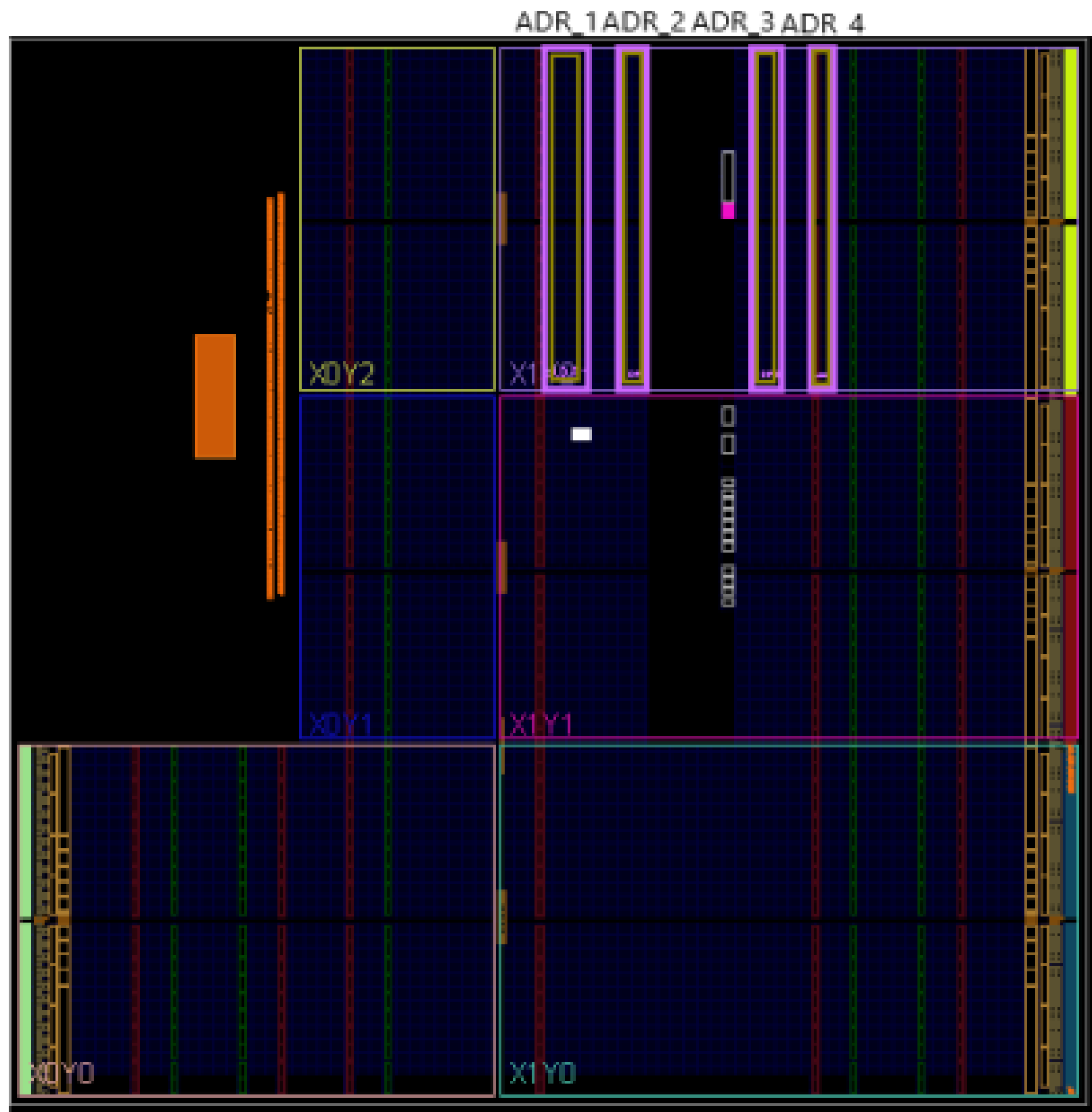
# Hardware del sistema



# Diagrama general de la plataforma

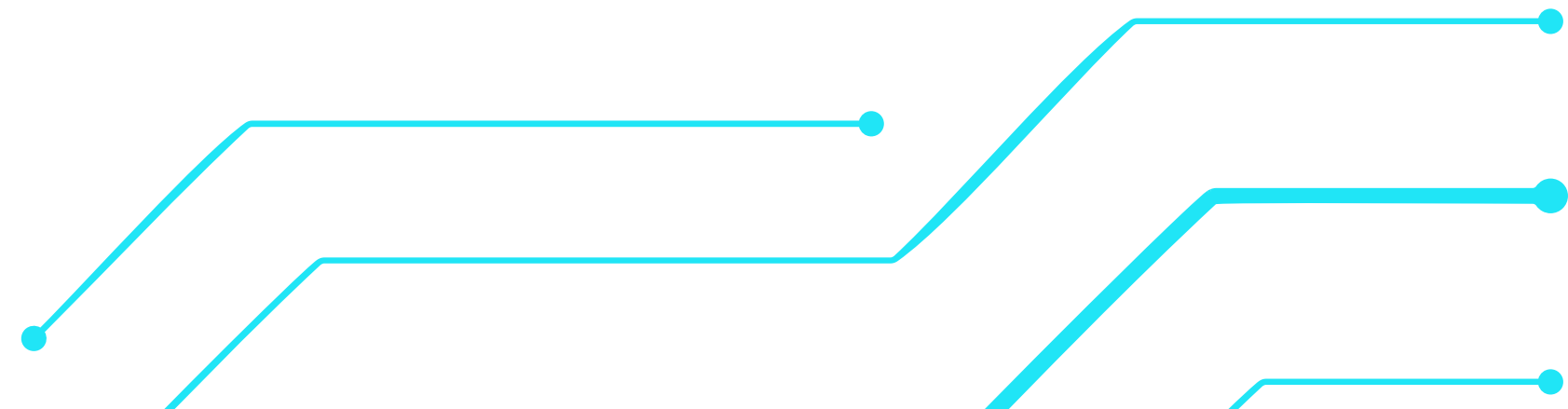


# Áreas dinámicamente reconfigurables



Cada ADR posee distintos recursos

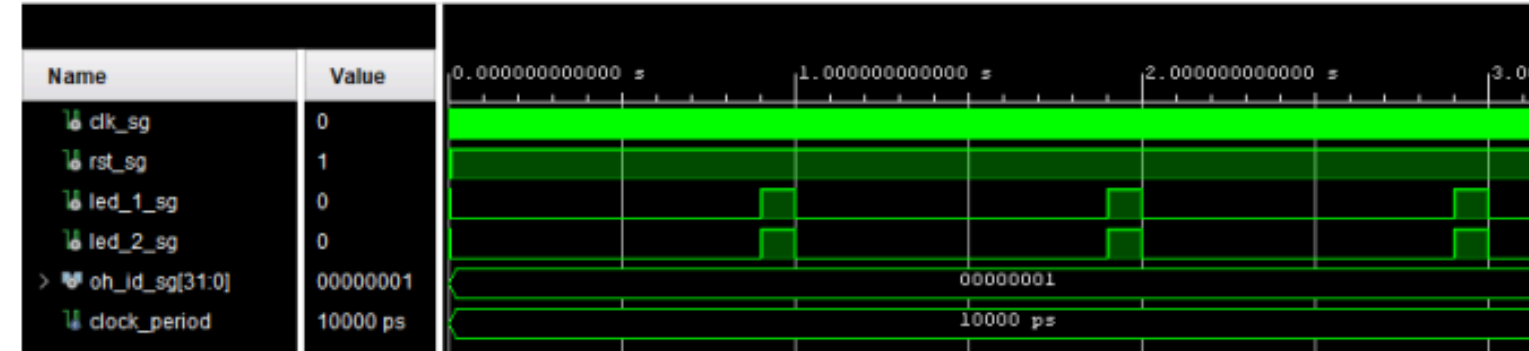
Recursos	ADR_1	ADR_2	ADR_3	ADR_4
DSP	50	40	50	40
BRAM	300	200	500	200
FlipFlop	1000	2000	1000	1500



# Tipos de OH creados

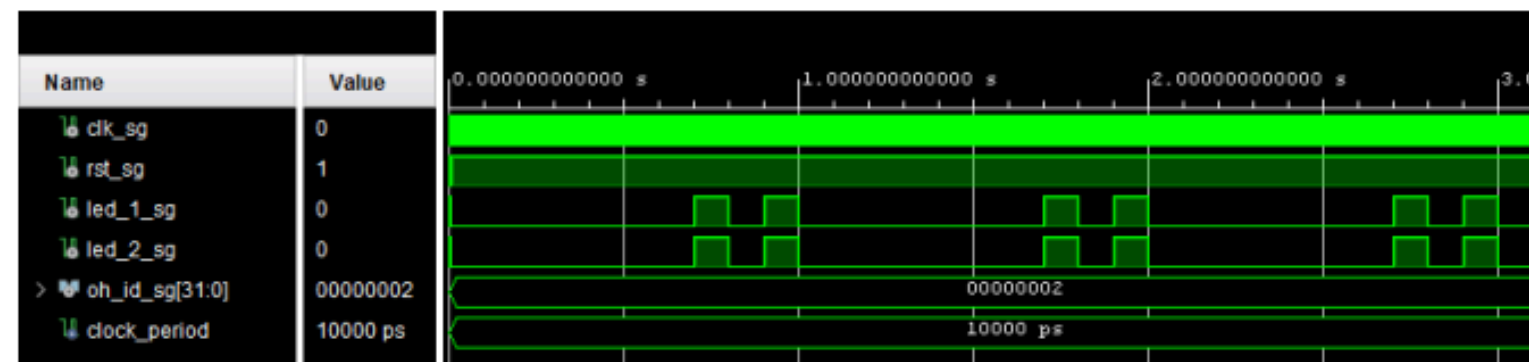
## Tipo 1

- **Áreas permitidas:** ADR1 y ADR2.
- **Funcionamiento:** este objeto cuando está instanciado mantiene ambos LEDs apagados durante 0.9 segundos y los enciende 0.1 segundo, este ciclo lo repite indefinidamente hasta que es desalojado.
- **Simulación:**



## Tipo 2

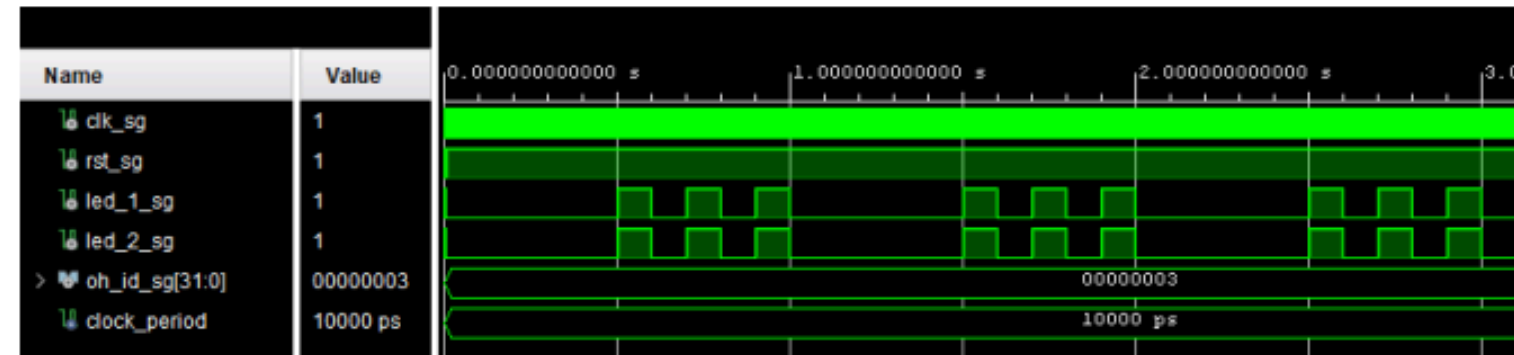
- **Áreas permitidas:** ADR1 y ADR3.
- **Funcionamiento:** este objeto mantiene ambos LEDs apagados durante 0.7 segundos y realiza dos destellos de 0.1 segundo separados por un intervalo de 0.1 segundo, este ciclo lo repite indefinidamente hasta que es desalojado.
- **Simulación:**



# Tipos de OH creados

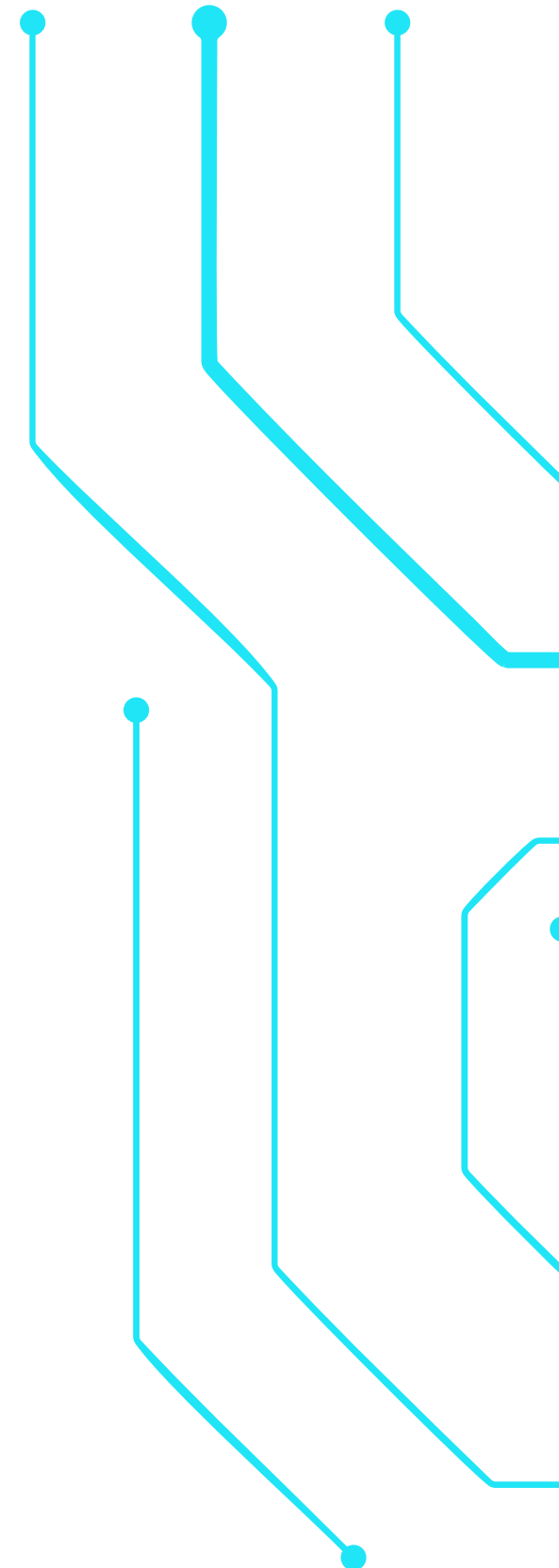
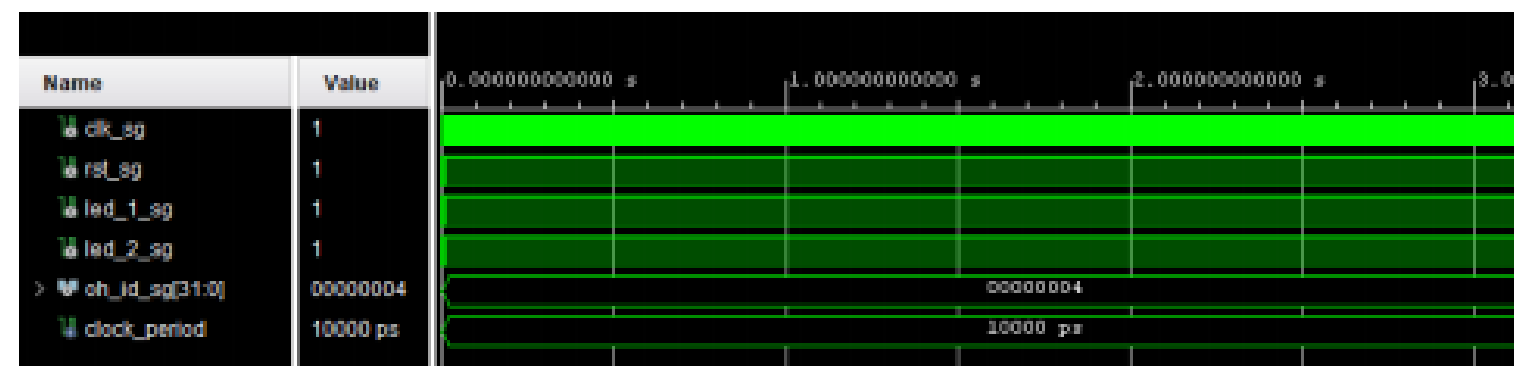
## Tipo 3

- **Áreas permitidas:** ADR1 y ADR4.
- **Funcionamiento:** este objeto mantiene ambos LEDs apagados durante 0.5 segundos y realiza tres destellos de 0.1 segundo separados por un intervalo de 0.1 segundo, este ciclo lo repite indefinidamente hasta que es desalojado.
- **Simulación:**



## Tipo 4

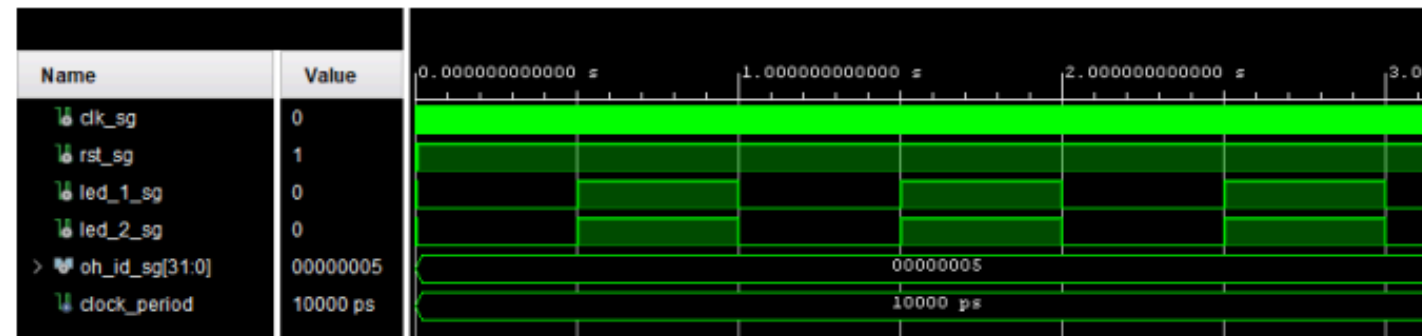
- **Áreas permitidas:** ADR2 y ADR3.
- **Funcionamiento:** este objeto simplemente mantiene encendidos ambos LEDs de manera permanente mientras esté alojado.
- **Simulación:**



# Tipos de OH creados

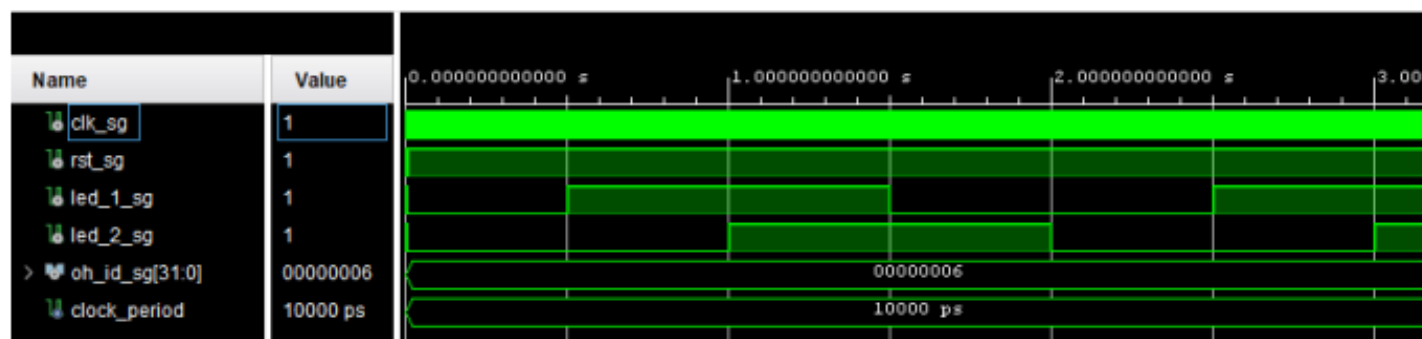
## Tipo 5

- **Áreas permitidas:** ADR2 y ADR4.
- **Funcionamiento:** este objeto cuando está instanciado mantiene ambos LEDs apagados durante 0.5 segundos y los enciende 0.5 segundos, este ciclo lo repite indefinidamente hasta que es desalojado.
- **Simulación:**



## Tipo 6

- **Áreas permitidas:** ADR3 y ADR4.
- **Funcionamiento:** este objeto tiene 4 estados que se repiten divididos en intervalos de 0.5 segundos:
  - Ambos LEDs apagados.
  - El primero prendido y el segundo apagado.
  - Ambos encendidos.
  - El primero apagado y el primero encendido.
- **Simulación:**

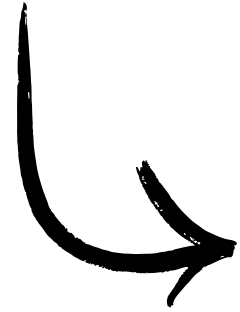


# Firmware del sistema





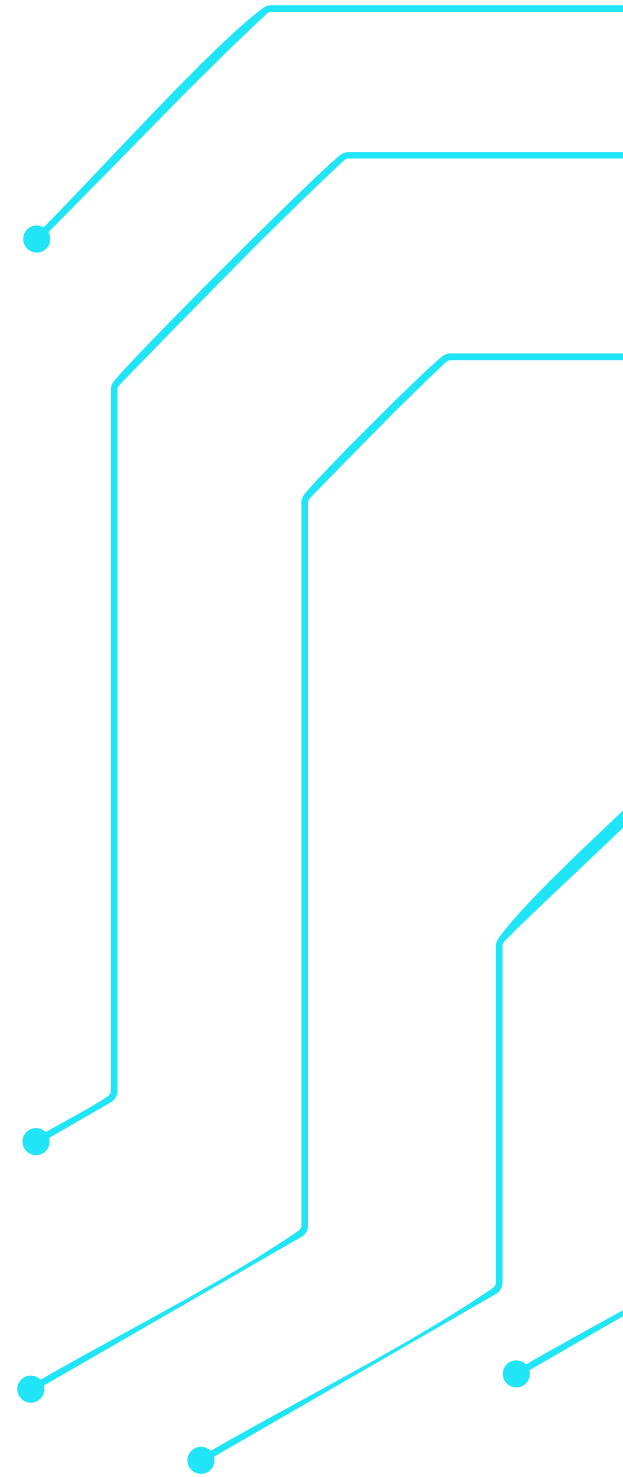
## Tareas del sistema



- Comunicación con la interfaz gráfica.
- Implementar decisor multicriterio.
- Reconfigurar ADRs.
- Manejar los temporizadores.
- Gestionar cola de espera.



EL FIRMWARE DEL RSOC SE IMPLEMENTÓ EN UN SISTEMA OPERATIVO EN TIEMPO REAL (RTOS).

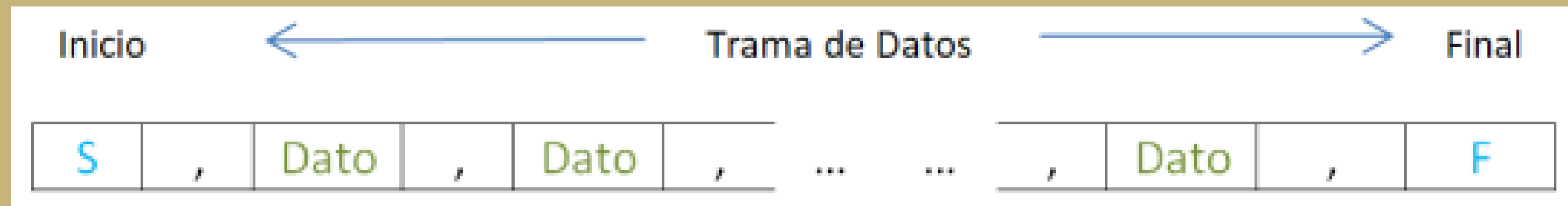


# Comunicación UART

- Configuración del puerto UART

```
XUartPsFormat UartFormat = {  
    115200,  
    XUARTPS_FORMAT_8_BITS,  
    XUARTPS_FORMAT_NO_PARITY,  
    XUARTPS_FORMAT_1_STOP_BIT  
};
```

- Envío y recepción de trama de datos

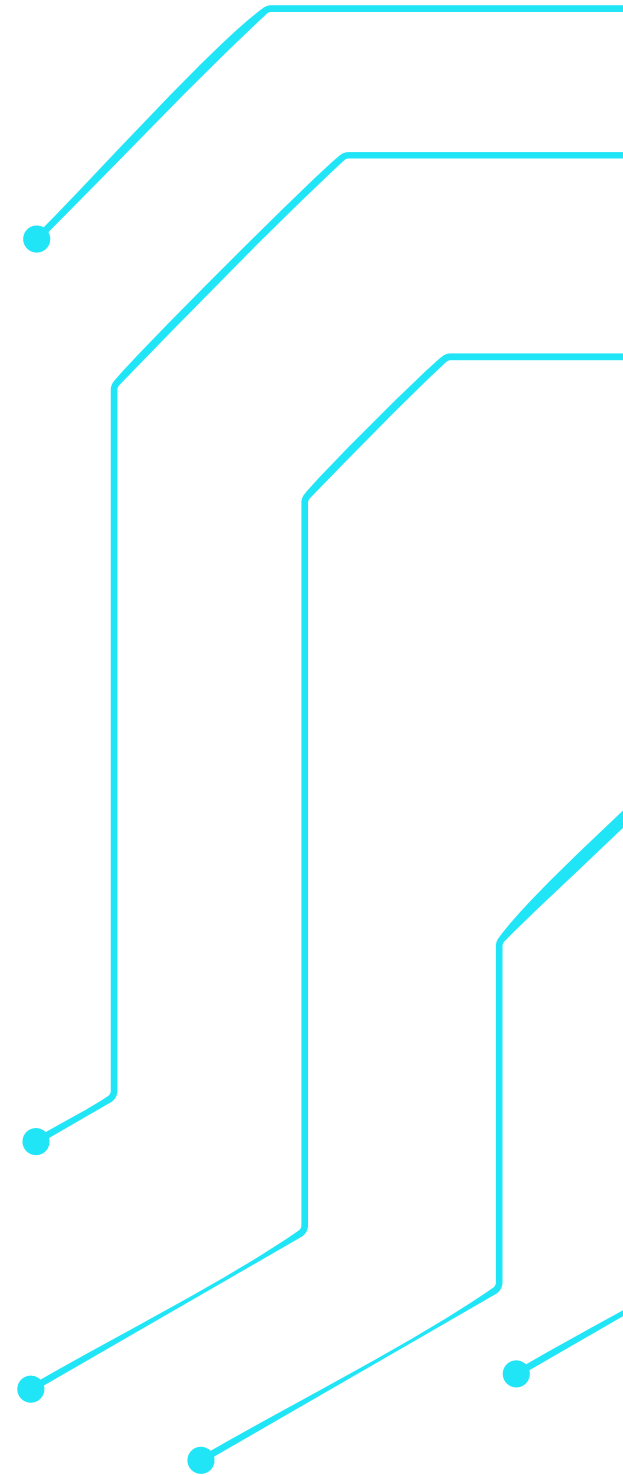


Ejemplo de trama



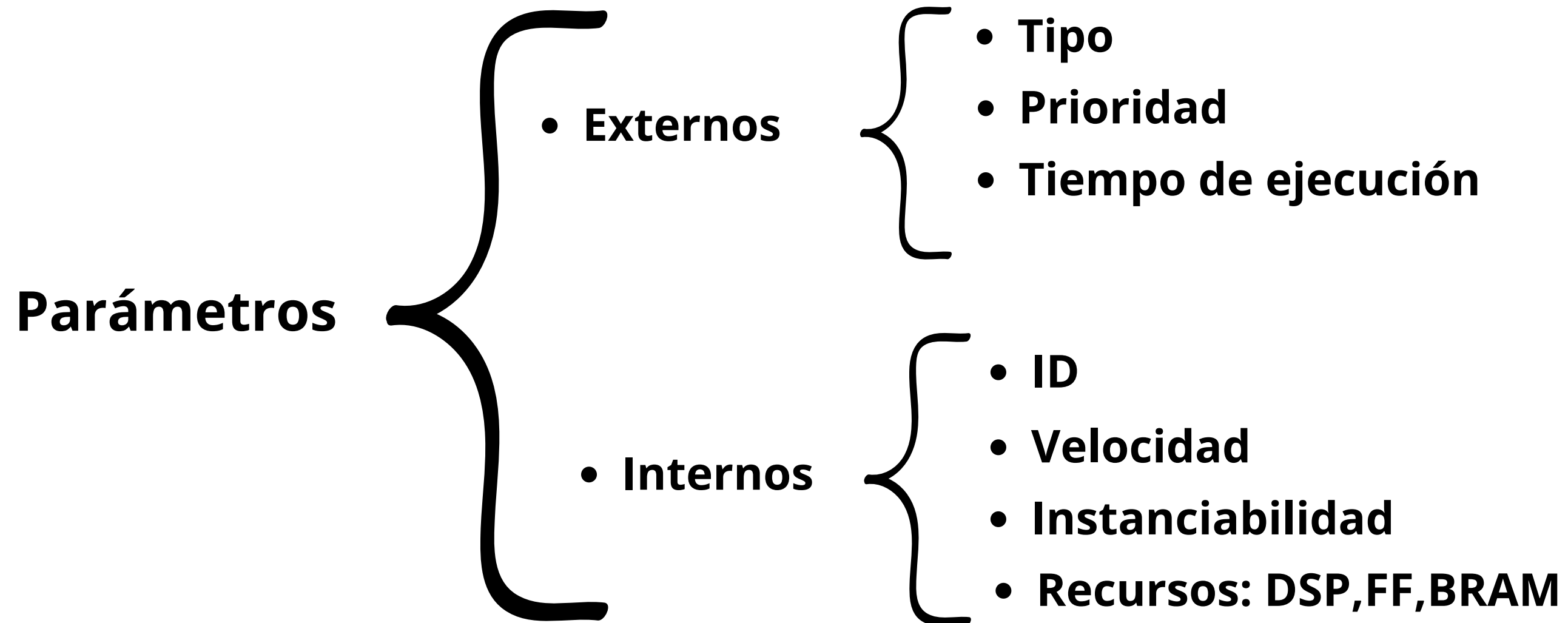
Formato de trama recibida

S	,	Tipo	,	Prioridad	,	Tiempo	,	F
---	---	------	---	-----------	---	--------	---	---

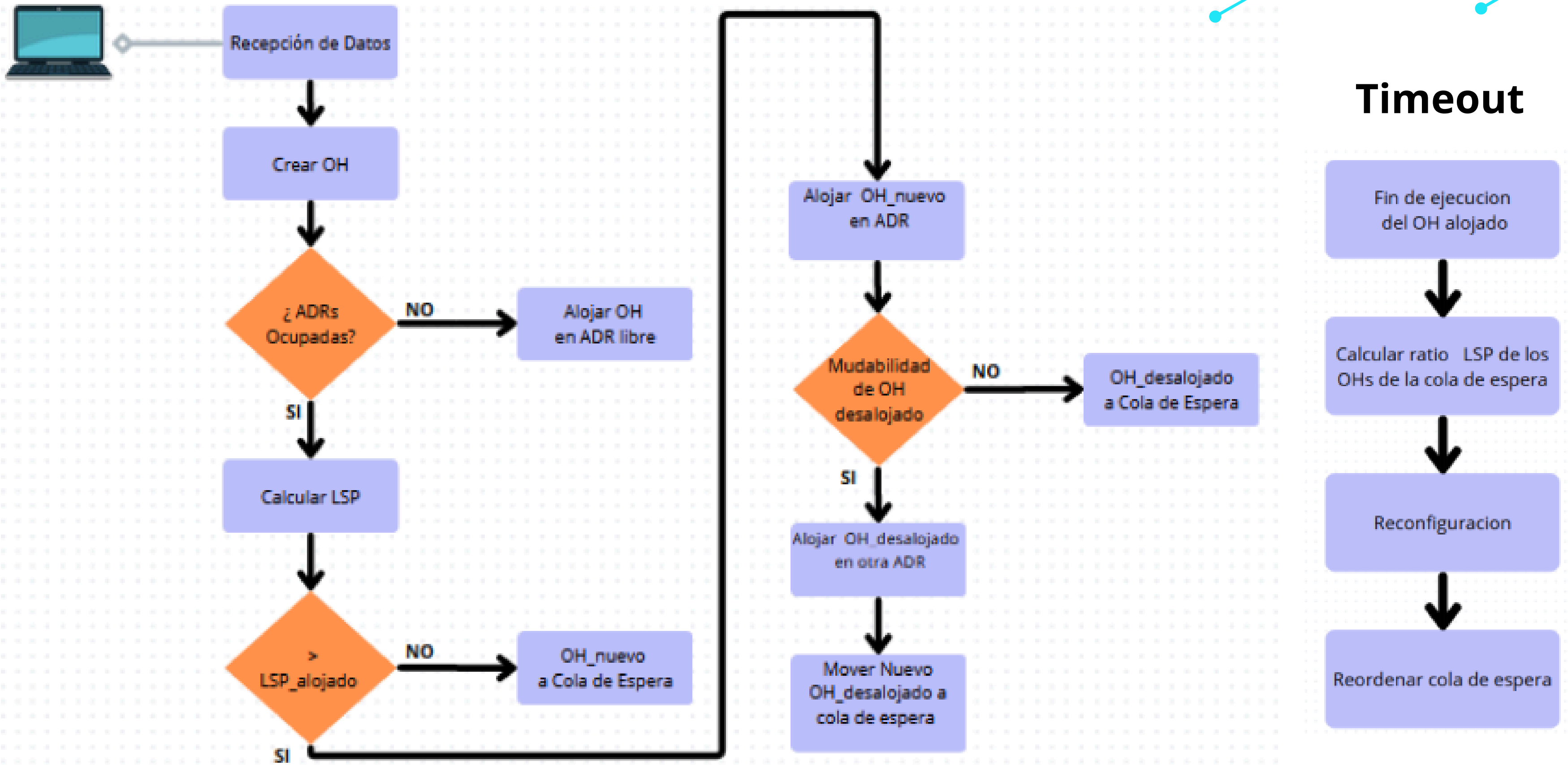


# Crear objetos hardware

Los parámetros de creación de los OH pueden clasificarse según la procedencia de los datos que lo componen:



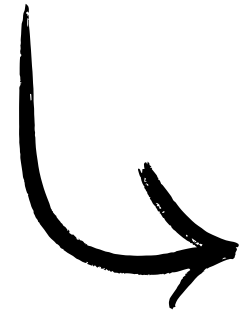
# Flujo de decisiones



# Interfaz gráfica



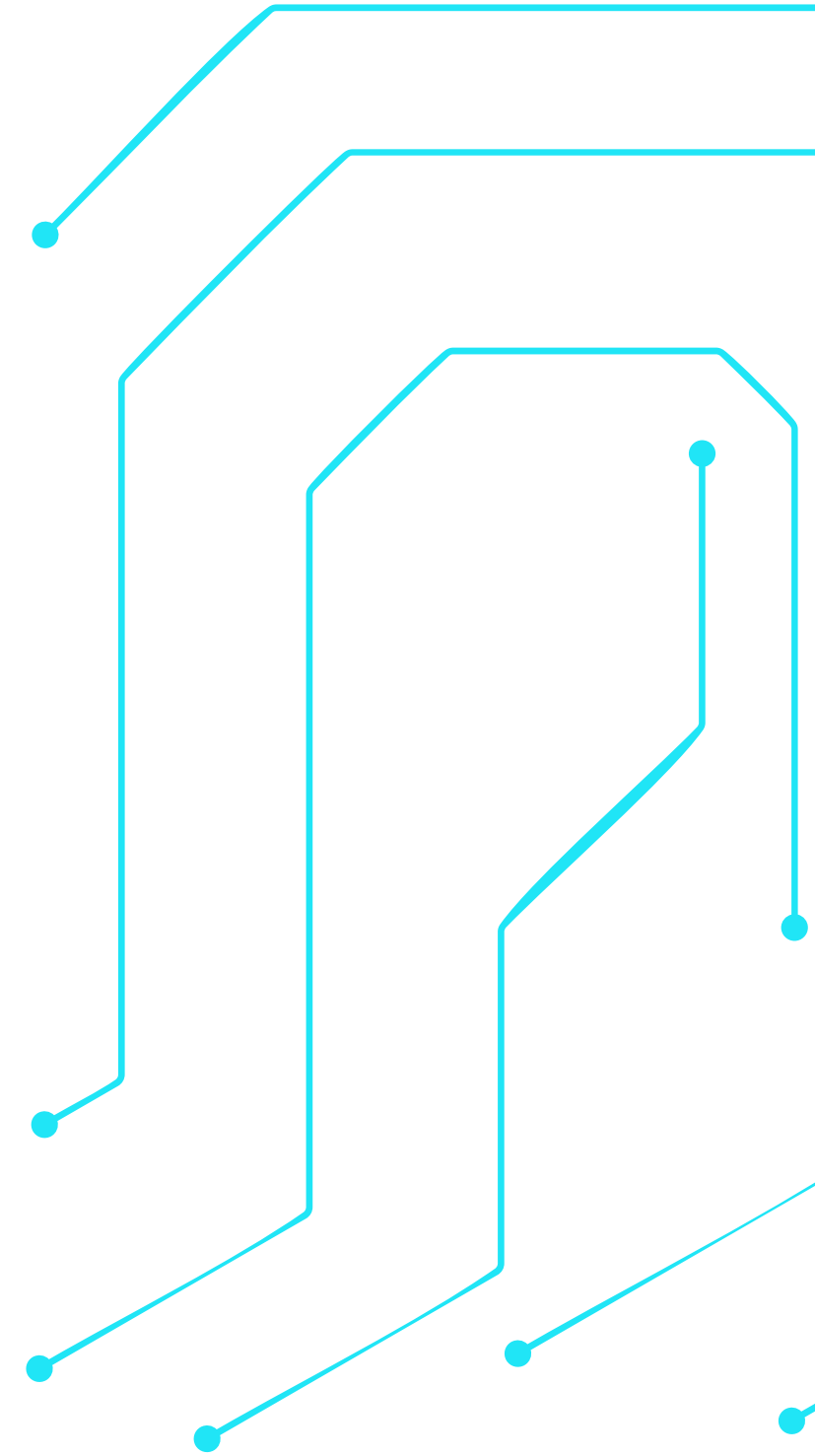
# Funciones de la aplicación



- Comunicación con el RSoC
- Visor de estados
  - Áreas reconfigurables
  - Cola de espera
- Fábrica de OH
- Estética Visual



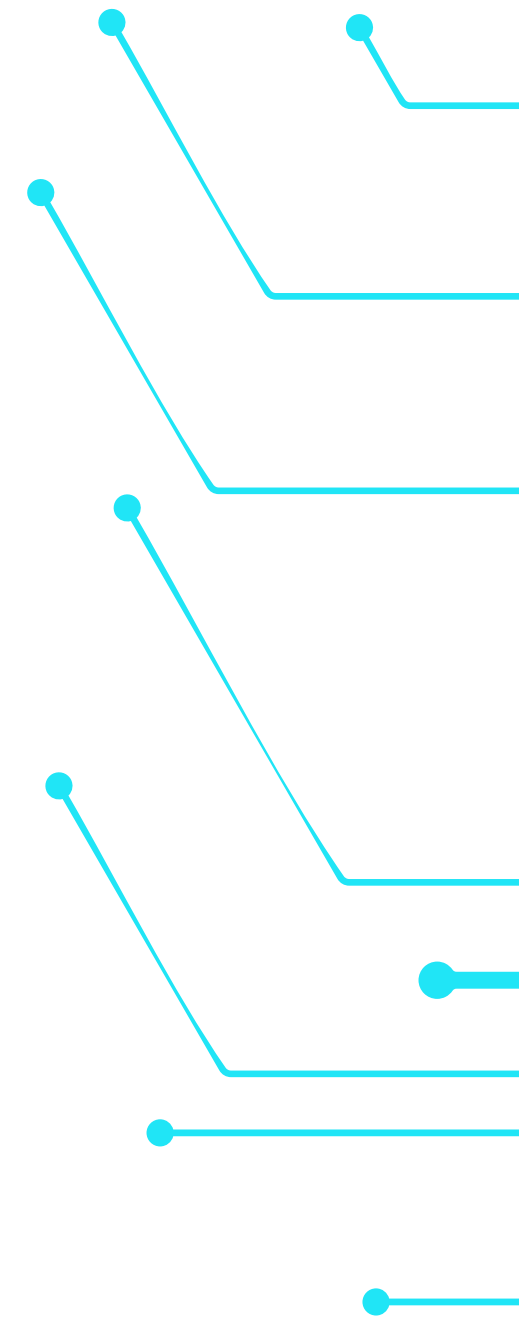
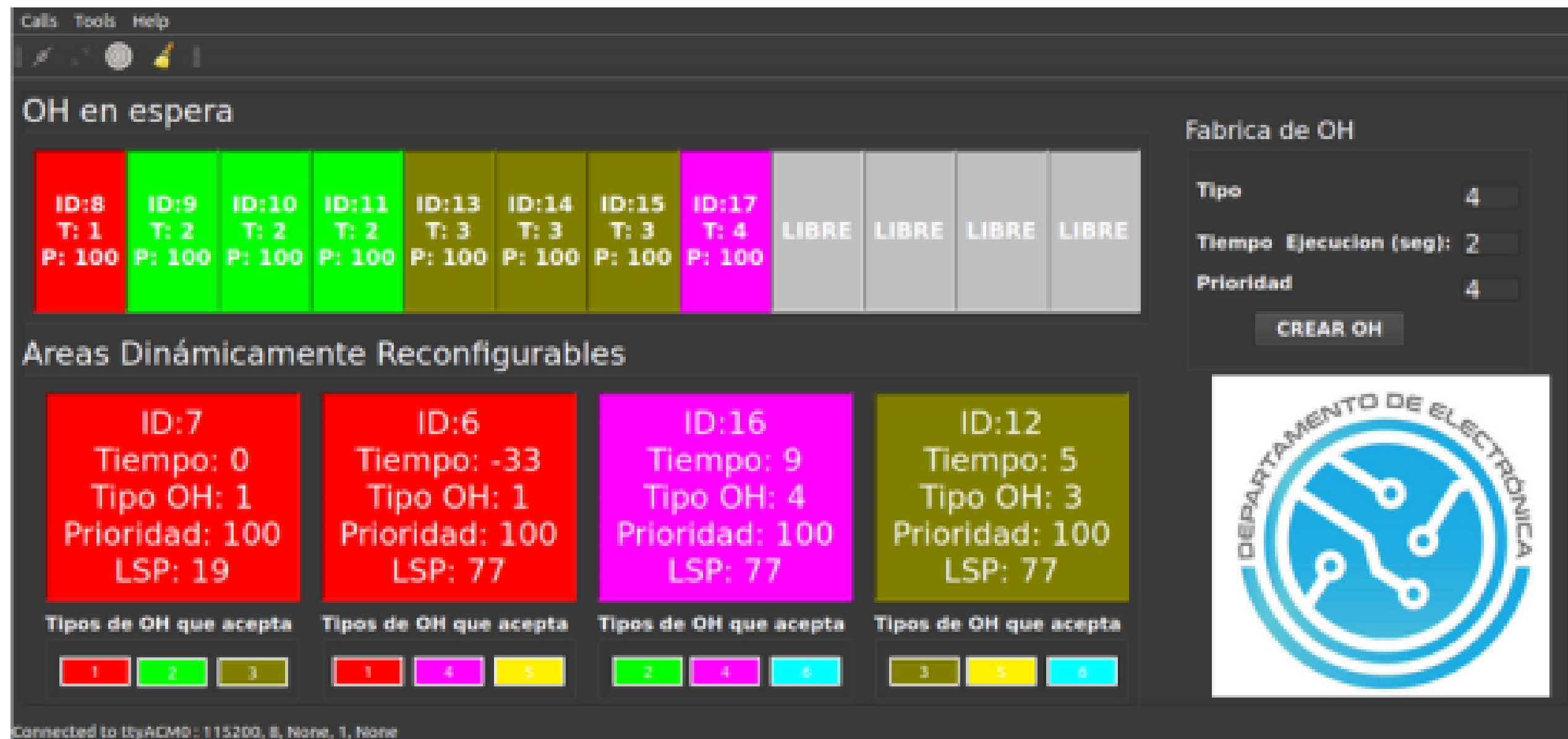
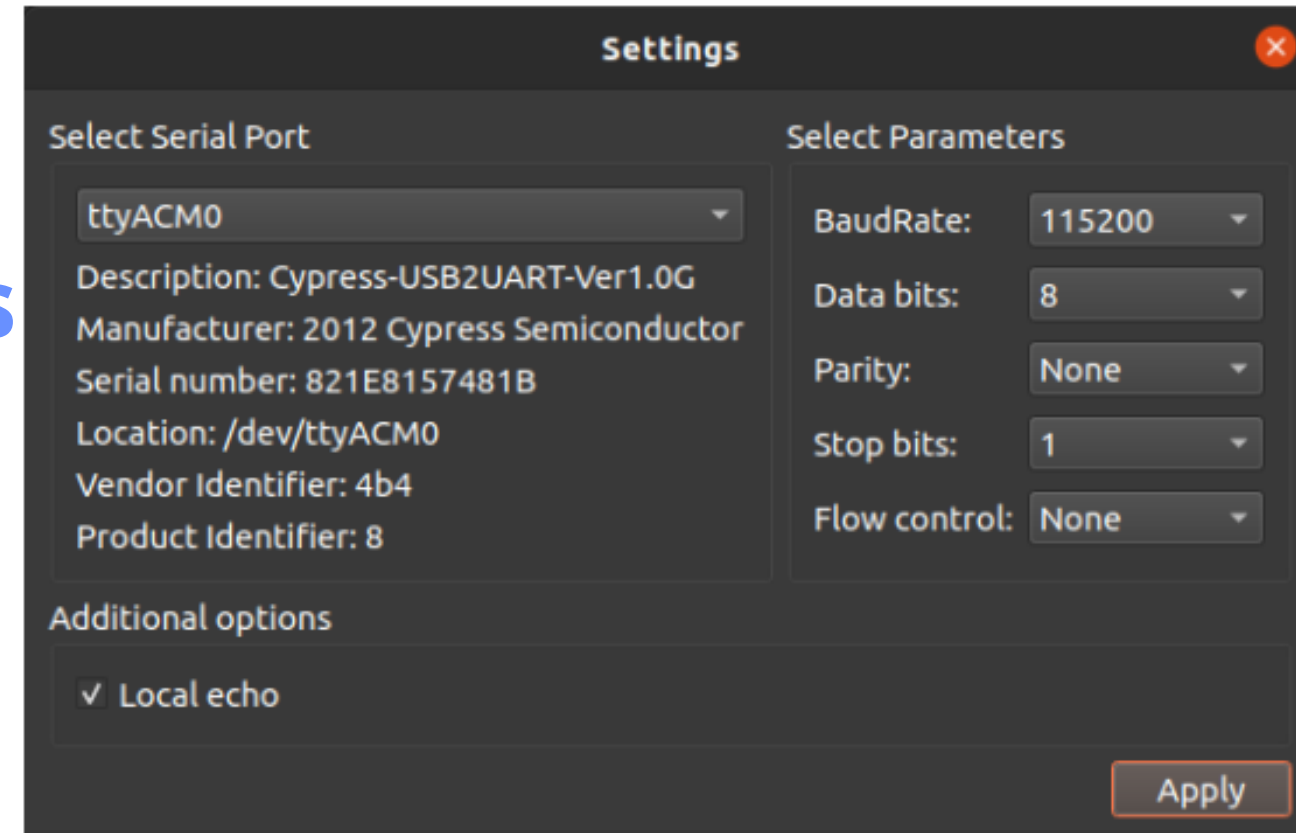
EL DISEÑO DE LA INTERFAZ GRÁFICA SE UTILIZÓ FRAMEWORK MULTIPLATAFORMA ORIENTADO A OBJETOS QT.



# Ventanas

Configuraciones

Pantalla principal



# Conclusiones





# Conclusiones

## Objetivo general:



*Integrar los conocimientos adquiridos en las asignaturas de la carrera Ingeniería Electrónica con Orientación en Sistemas Digitales.*

## Objetivo principal:



*Se realizó el diseño completo del hardware, firmware y software que conforman el banco de pruebas planteado como objetivo del presente trabajo.*

## Objetivos Específicos:



*Se realizó una investigación sobre los conceptos y los trabajos relacionados con la temática del proyecto. También el aprendizaje y dominio de las herramientas necesarias para el diseño.*

# Preguntas...?



**i Muchas  
Gracias!**